

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-186445

(43) 公開日 平成8年(1996)7月16日

(51) Int. Cl.⁶

H 0 3 C 3/09
3/00

識別記号

庁内整理番号

F I

技術表示箇所

B

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平6-327698

(22) 出願日 平成6年(1994)12月28日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72) 発明者 小野 喜芳

東京都東大和市桜が丘2丁目229番地 カ

シオ計算機株式会社東京事業所内

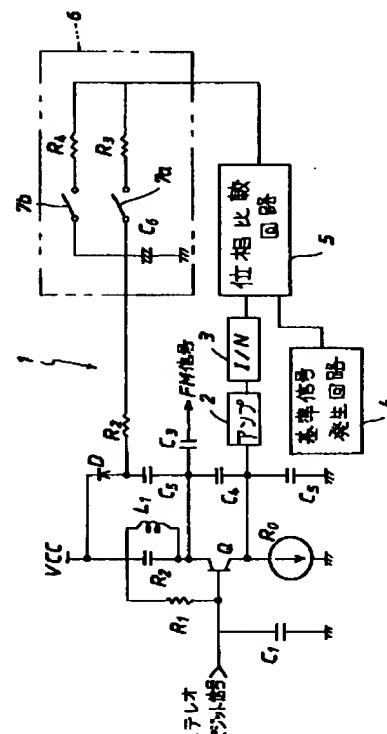
(74) 代理人 弁理士 奈良 武

(54) 【発明の名称】 FMトランスミッタ回路

(57) 【要約】

【目的】 本発明は、電源電圧や周囲の環境温度に変動が生じてても周波数安定度が高いFMトランスミッタ回路を提供する。

【構成】 本発明は、ステレオ信号を発振周波数が可変のFM変調部により周波数変調してFM信号を得るFM変調器1を備えたFMトランスミッタ回路において、前記FM変調器1は、基準周波数の基準信号を発生する基準信号発生回路4と、前記FM変調部からのFM信号と基準信号発生回路4からの基準信号との位相を比較する位相比較回路5と、この位相比較回路5の比較結果に応じてFM信号と基準信号との位相のずれに応じた直流の制御電圧を前記FM変調部に送り発振周波数を変えてこのFM変調部から出力されるFM信号の周波数を安定化させる発振制御回路6とを具備するものである。



【特許請求の範囲】

【請求項1】 ステレオ信号を発振周波数が可変のFM変調部により周波数変調してFM信号を得るFM変調器を備えたFMトランスミッタ回路において、前記FM変調器は、基準周波数の基準信号を発生する基準信号発生回路と、前記FM変調部からのFM信号と基準信号発生回路からの基準信号との位相を比較する位相比較回路と、この位相比較回路の比較結果に応じてFM信号と基準信号との位相のずれに応じた直流の制御電圧を前記FM変調部に送り発振周波数を変えてこのFM変調部から出力されるFM信号の周波数を安定化させる発振制御回路とを具備することを特徴とするFMトランスミッタ回路。

【請求項2】 ステレオ信号を発振周波数が可変のFM変調部により周波数変調してFM信号を得るFM変調器を備えたFMトランスミッタ回路において、前記FM変調器は、基準周波数の基準信号を発生する基準信号発生回路と、前記FM変調部からのFM信号と基準信号発生回路からの基準信号との位相を比較する位相比較回路と、この位相比較回路の比較結果に応じてFM信号と基準信号との位相のずれが大きいときには時定数が小さいローパスフィルタにより変換した直流の制御電圧を前記FM変調部に送り発振周波数を収束させ、FM信号と基準信号との位相のずれが小さいときには時定数が小さいローパスフィルタにより変換した直流の制御電圧を前記FM変調部に送り発振周波数を安定化させる発振制御回路とを具備することを特徴とするFMトランスミッタ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、FMトランスミッタ回路に関するものである。

【0002】

【従来の技術】従来のFMトランスミッタ回路を図3を参照して説明する。同図に示すFMトランスミッタ回路は、右チャンネル(R-CH)、左チャンネル(L-CH)の各信号をステレオ変調しステレオコンボジット信号を生成するステレオ変調器21と、このステレオ変調器21により生成したステレオコンボジット信号をFM変調しFM信号を生成するFM変調器22と、このFM変調器22からのFM信号を増幅しRF(Radio Frequency)信号として出力するRFアンプ23とを具備している。

【0003】前記FM変調器22は、図4に示すように、コレクタ同調型のコルピッツ発振回路により構成している。即ち、FM変調器22は、電源電圧Vccが印加されるトランジスタQと、このトランジスタQのコレクタに接続したコイルL1、コンデンサC2と、トランジスタQのベースにバイアスをかける抵抗R1と、ト

と、トランジスタQのエミッタと接地間に接続した電流源R0と、トランジスタQのコレクタ、エミッタ間に接続したコンデンサC4と、トランジスタQのエミッタと接地間に接続したコンデンサC5と、出力コンデンサC3とを具備し、前記トランジスタQのベースに入力されるステレオコンボジット信号をトランジスタQのリアクタンス変化によりFM変調して出力コンデンサC3からFM信号を送出している。

【0004】

【発明が解決しようとする課題】しかしながら、上述したFM変調器22を用いた従来のFMトランスミッタ回路の場合、図4に示す回路構成から明らかなように電源電圧Vccや周囲の環境温度の変動に対する対策が講じられていないため、FM信号の周波数変動が大きく、また、図3に示すFMトランスミッタ回路からのRF信号を受信する受信機が周波数シンセサイザ方式を採用している場合、FM信号の周波数変動に伴って同調電圧が変動し同調が外れ易いという問題があった。

【0005】そこで、本発明は、電源電圧や周囲の環境温度に変動が生じて周波数安定度が高く、また、電源投入時やチャンネル切り替え時に迅速に周波数を目的周波数に収束させることができるFMトランスミッタ回路を提供することを目的とするものである。

【0006】

【課題を解決するための手段】請求項1記載の発明は、ステレオ信号を発振周波数が可変のFM変調部により周波数変調してFM信号を得るFM変調器を備えたFMトランスミッタ回路において、前記FM変調器は、基準周波数の基準信号を発生する基準信号発生回路と、前記FM変調部からのFM信号と基準信号発生回路からの基準信号との位相を比較する位相比較回路と、この位相比較回路の比較結果に応じてFM信号と基準信号との位相のずれに応じた直流の制御電圧を前記FM変調部に送り発振周波数を変えてこのFM変調部から出力されるFM信号の周波数を安定化させる発振制御回路とを具備するものである。

【0007】請求項2記載の発明は、ステレオ信号を発振周波数が可変のFM変調部により周波数変調してFM信号を得るFM変調器を備えたFMトランスミッタ回路において、前記FM変調器は、基準周波数の基準信号を発生する基準信号発生回路と、前記FM変調部からのFM信号と基準信号発生回路からの基準信号との位相を比較する位相比較回路と、この位相比較回路の比較結果に応じてFM信号と基準信号との位相のずれが大きいときには時定数が小さいローパスフィルタにより変換した直流の制御電圧を前記FM変調部に送り発振周波数を収束させ、FM信号と基準信号との位相のずれが小さいときには時定数が小さいローパスフィルタにより変換した直流の制御電圧を前記FM変調部に送り発振周波数を安定

【0008】

【作用】請求項1記載のFMトランスミッタ回路におけるFM変調器の位相比較回路は、FM変調部からのFM信号と基準信号発生回路からの基準信号との位相を比較し比較結果を発振制御回路に送る。発振制御回路は、位相比較回路の比較結果に応じてFM信号と基準信号との位相のずれに応じた直流の制御電圧を前記FM変調部に送り発振周波数を変えてこのFM変調部から出力されるFM信号の周波数を安定化させる。このような動作により、電源電圧や周囲の環境温度に変動が生じてFM変調器の周波数安定度を高めることができる。

【0009】請求項2記載のFMトランスミッタ回路におけるFM変調器の位相比較回路は、FM変調部からのFM信号と基準信号発生回路からの基準信号との位相を比較し比較結果を発振制御回路に送る。発振制御回路は、位相比較回路の比較結果に応じてFM信号と基準信号との位相のずれが大きいときには時定数が小さいローパスフィルタにより変換した直流の制御電圧を前記FM変調部に送り発振周波数を収束させ、FM信号と基準信号との位相のずれが小さいときには時定数が小さいローパスフィルタにより変換した直流の制御電圧を前記FM変調部に送り発振周波数を安定化させる。このような動作により、電源電圧や周囲の環境温度に変動が生じてFM変調器の周波数安定度が高く、また、電源投入時やチャンネル切り替え時に迅速に周波数を目的周波数に収束させることができる。

【0010】

【実施例】以下に本発明の実施例を図1を参照して説明する。尚、図1に示す本実施例のFM変調器1において、従来のFM変調器22と同一の要素には同一の符号を付している。即ち、このFM変調器1は、FM変調部としてコレクタ同調型のコルピッツ発振回路を有し、基準発振にFM信号のローカル周波数をロックさせるPLL回路として機能するようになっている。

【0011】このFM変調器1は、電源電圧 V_{cc} が印加されるトランジスタQと、このトランジスタQのコレクタに接続したコイル L_1 、コンデンサ C_2 と、トランジスタQのベースにバイアスをかける抵抗 R_1 と、トランジスタQのベースと接地間に接続したコンデンサ C_1 と、トランジスタQのエミッタと接地間に接続した電流源 R_0 と、トランジスタQのコレクタ、エミッタ間に接続したコンデンサ C_4 と、トランジスタQのエミッタと接地間に接続したコンデンサ C_5 と、出力コンデンサ C_3 と、トランジスタQのコレクタと電源電圧 V_{cc} の供給点との間に直列接続したコンデンサ C_6 及びFM変調部の周波数変更用の可変容量ダイオードDとを有している。

【0012】さらに、FM変調器1は、前記トランジスタQのエミッタに接続され、FM信号を増幅するアンプ

回路3と、基準周波数の基準信号を発生する基準信号発生回路4と、前記分周回路3の出力信号と基準信号発生回路4からの基準信号との位相を比較する位相比較回路5と、この位相比較回路5の比較結果を基に抵抗 R_2 を介して前記可変容量ダイオードDに対して制御電圧を印加し発振周波数を変化させる発振制御回路6とを具備している。

【0013】前記発振制御回路6は、時定数を大小に切り替え可能なフィルタ回路により構成している。即ち、抵抗値 r_3 の抵抗 R_3 と第1のスイッチ7aとの直列回路と、抵抗値 r_4 ($r_3 > r_4$)の抵抗 R_4 と第2のスイッチ7bとの直列回路とを並列に接続するとともに、容量値 c_6 のコンデンサ C_6 をこの発振制御回路6と抵抗 R_2 との接続点と接地との間に接続し、前記位相比較回路5の比較結果に応じて第1のスイッチ7a、第2のスイッチ7bを切り替え、時定数 $r_4 c_6$ 又は時定数 $r_3 c_6$ ($r_3 c_6 > r_4 c_6$)の各ローパスフィルタを構成して、位相比較回路5の出力に応じた直流の制御電圧を前記抵抗 R_2 を介して前記可変容量ダイオードDに供給するようになっている。

【0014】次に、上述したFM変調器1の作用を説明する。前記FM信号は、ステレオコンボジット信号に基づきFM変調器1により図2に示すように変調され、無音時以外は最大で $\pm 25 \text{ KHz}$ 変動する。

【0015】上述したFM変調器1は、FM信号のローカル周波数にのみロックさせる必要があり、上述した発振制御回路6の抵抗 R_3 、コンデンサ C_6 又は抵抗 R_4 、コンデンサ C_6 で構成される各ローパスフィルタの時定数 $r_3 c_6$ 又は時定数 $r_4 c_6$ を最大で $\pm 25 \text{ KHz}$ 変動するFM信号に追従しないように十分に大きくすることが必須となるが、時定数 $r_3 c_6$ 又は時定数 $r_4 c_6$ が大きすぎると、PLL回路として機能するFM変調器1がロック状態になるまでに時間がかかり、電源投入時やチャンネル切り替え時の周波数の安定性を損なう。

【0016】本実施例のFM変調器1によれば、前記位相比較回路5の比較結果を基に電源投入時やチャンネル切り替え時には前記第1のスイッチ7aをオン、第2のスイッチ7bをオフとし小さい時定数 $r_4 c_6$ の抵抗 R_4 、コンデンサ C_6 で構成されるローパスフィルタにより位相比較回路5の出力に応じた直流の制御電圧を前記抵抗 R_2 を介して前記可変容量ダイオードDに供給し可変容量ダイオードDの容量を変えFM変調部の発振周波数を素早く目的の周波数に収束させる。これにより、電源投入時やチャンネル切り替え時において迅速な選局動作を実現できる。

【0017】また、FM変調部の発振周波数が目的の周波数に収束した後は、第1のスイッチ7aをオフ、第2のスイッチ7bをオンとし大きい時定数 $r_3 c_6$ の抵抗

5

より位相比較回路5の出力に応じた直流の制御電圧を前記抵抗 R_2 を介して前記可変容量ダイオードDに供給し可変容量ダイオードDの容量を変えてFM変調部の発振周波数を安定させる。これにより、電源電圧 V_{CC} の変動や周囲の環境温度の変動によるFM信号の周波数ずれを防止できる。

【0018】

【発明の効果】請求項1記載の発明によれば、電源電圧や周囲の環境温度に変動が生じてFM変調器の周波数安定度を高めることができるFMトランスミッタ回路を 10 提供することができる。

【0019】請求項2記載の発明によれば、電源電圧や周囲の環境温度に変動が生じてFM変調器の周波数安定度が高く、また、電源投入時やチャンネル切り替え時に迅速に周波数を目的周波数に収束させることができるFMトランスミッタ回路を提供することができる。

【図面の簡単な説明】

6

【図1】本発明のFMトランスミッタ回路に用いるFM変調器の実施例を示す回路図である。

【図2】FM波の波形図である。

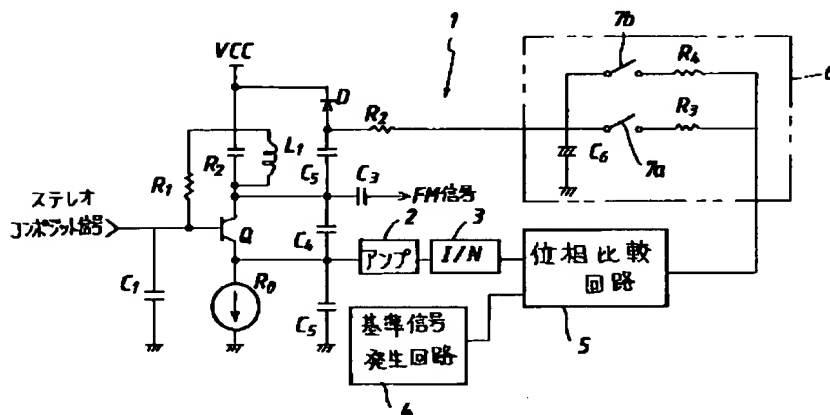
【図3】FMトランスミッタ回路の構成を示すブロック図である。

【図4】従来のFMトランスミッタ回路に用いるFM変調器の回路図である。

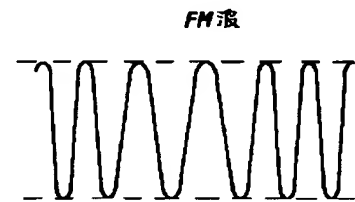
【符号の説明】

- 1 FM変調器
- 2 アンプ
- 3 分周回路
- 4 基準信号発生回路
- 5 位相比較回路
- 6 発振制御回路
- Q トランジスタ
- D 可変容量ダイオード

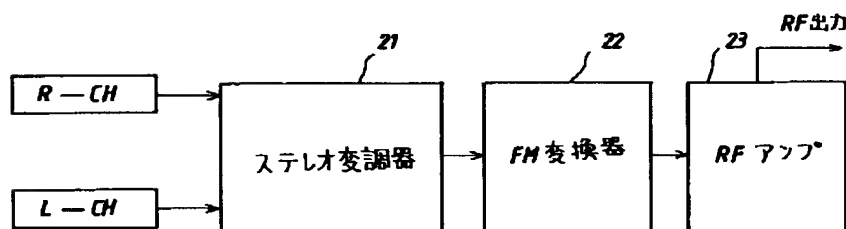
【図1】



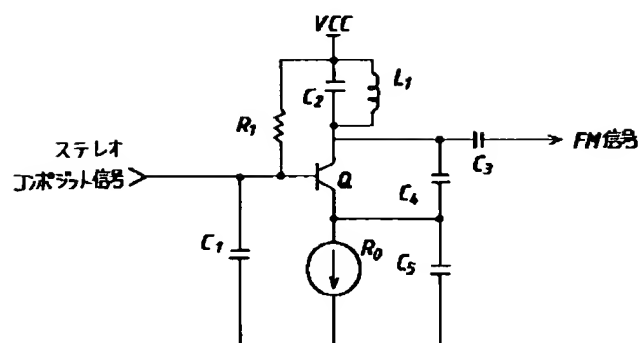
【図2】



【図3】



【図4】



CLIPPEDIMAGE= JP408186445A
PAT-NO: JP408186445A
DOCUMENT-IDENTIFIER: JP 08186445 A
TITLE: FM TRANSMITTER CIRCUIT

PUBN-DATE: July 16, 1996

INVENTOR-INFORMATION:

NAME

ONO, KIYOSHI

ASSIGNEE-INFORMATION:

NAME

CASIO COMPUT CO LTD

COUNTRY

N/A

APPL-NO: JP06327698

APPL-DATE: December 28, 1994

INT-CL_(IPC): H03C003/09; H03C003/00

ABSTRACT:

PURPOSE: To provide the FM transmitter circuit with which frequency stability is made high even when a power supply voltage or a surrounding environmental temperature is fluctuated.

CONSTITUTION: Concerning the FM transmitter circuit equipped with an FM modulator 1 with which an FM signal is provided by modulating the frequency of a stereo signal while using the FM modulating part of a variable oscillation frequency, the FM modulator 1 is provided with a reference signal generating circuit 4 for generating a reference signal at a reference frequency and a phase comparator circuit 5 for comparing the phase of the FM signal from the FM modulating part with the phase of the reference signal from the reference signal generating circuit 4. Then, an oscillation control circuit 6 is provided to stabilize the frequency of the FM signal

outputted from the FM
modulating part by sending a DC control voltage
corresponding to the deviation
of the phase between the FM signal and the reference signal
to this FM
modulating part and changing the oscillation frequency
corresponding to the
compared result of this phase comparator circuit 5.

COPYRIGHT: (C)1996,JPO